

보도시점 2023. 5. 9.(화) 14:30
(2023. 5. 10.(수) 조간)

배포 2023. 5. 9.(화) 09:00

윤석열 정부 출범 1년 국정과제 현장 점검

반도체 초격차 기술 확보 위해 국가 역량 총결집 추진

- 45개 미래핵심기술 확보 청사진, 「반도체 미래기술 로드맵」 발표
- 산·학·연·관이 모두 참여하는 「반도체 미래기술 민관 협의체」 출범
- 삼성, 에스케이(SK) 하이닉스 등 반도체 주요기업 기술 동향 공유
- 연구 성과 공유 및 현장 소통을 위한 「반도체 성과 전시회」 개최

과학기술정보통신부(장관 이종호, 이하 ‘과기정통부’)는 5월 9일(화) 서울 엘타워에서 「반도체 미래기술 로드맵」을 발표한 후, 「반도체 미래기술 민관 협의체」를 출범하고, 반도체 주요기업의 기술동향과 그간의 반도체 분야 연구개발(R&D) 성과를 공유하였다.

세계적으로 반도체 기술패권 경쟁이 치열한 가운데, 미국, 대만, 유럽, 일본, 중국 등 주요국은 첨단 산업 발전과 국가 안보를 위해 자국 반도체 산업을 육성하기 위해 전국가적 차원에서 역량을 결집하고 있다. 우리 정부도 이에 대응하여 최근 반도체·디스플레이·차세대전지 등 3대 주력기술 초격차 연구개발(R&D) 전략을 발표('23.4월)하였고, 한-미 정상회담('23.4월) 및 한-일 정상회담('23.5월)에서 반도체를 포함한 첨단기술에 대한 협력을 강화하기로 합의하였다.

과기정통부는 이러한 사향을 적극적으로 이행하기 위한 후속조치로 오늘 산·학·연·관 반도체 전문가들이 모인 자리에서 미래핵심기술 확보 전략인 「반도체 미래기술 로드맵」 세부사항을 발표하고, 「반도체 미래기술 민관 협의체」를 발족하여, 이를 기반으로 민관 역량을 총결집하여 전략적으로 반도체 연구개발을 지원할 예정이다.

「반도체 미래기술 로드맵」은 ▲ 신소자 메모리 및 차세대 소자 개발(10개), ▲ 인공지능(AI), 6세대(6G), 전력, 차량용 반도체 설계 원천기술 개발(24개), ▲ 초미세화 및 첨단 패키징을 위한 공정 원천기술 개발(11개)을 위한 10년 미래핵심기술 확보 계획으로, 향후 우리나라가 반도체 우위기술 분야 초격차를 유지하고, 시스템반도체 분야에선 신격차를 확보할 수 있는 길라잡이 역할을 할 예정이다.

◇ [참고] 반도체미래기술로드맵 비전, 목표 및 추진전략

로드맵 발표 후, 정부, 산업계, 학계, 연구계의 각 분야 대표기관이 참여하는 「반도체 미래기술 민관 협의체」 협약식을 진행하였다. 해당 협의체는 각계 소통 및 교류 지원과 함께 정부의 반도체 연구개발(R&D) 정책·사업에 상시적으로 민간의 수요와 의견을 반영하는 역할을 맡는다. 또한 민간 수요에 근거한 신규사업 기획, 정책 및 사업 계획 공유, 성과 교류, 기술로드맵 고도화 등을 담당할 예정이다.

◇ [참고] 반도체 미래기술 민관 협의체 참여기관

정부	▶ 과학기술정보통신부, 산업통상자원부
산업계	▶ 한국반도체산업협회, 한국팹리스산업협회, 삼성전자, SK하이닉스
학계	▶ 대한전자공학회, 반도체공학회, 한국반도체디스플레이기술학회, 한국마이크로전자 및 패키징학회
연구계	▶ 한국전자통신연구원, 한국과학기술연구원, 한국표준과학연구원, 한국기계연구원

이날 행사에서는 삼성전자, 에스케이(SK) 하이닉스, 사피온 코리아, 알에프에 이치아이씨(RFHIC), 원익 아이피에스(IPS), 엠코코리아가 반도체 관련 최신 기술 동향을 발표하고, 각 분야 전문가들과 반도체 추진 동향을 논의하였다. 이외에도 전기전자공학자협회(IEEE)에서 반도체 기술 로드맵(IRDS)을 영상으로 소개하여 국제적으로 활발히 진행되는 연구 방향도 공유하였다.

5월 9일 엘타워에서는 정부 지원 반도체 연구 성과를 국민에게 알리고, 현장 소통과 공감을 통해 과학기술의 중요성을 공유하는 「반도체 성과 전시회」(부제 : “알성달성” R&D 성과 달성을 이루다(成))도 함께 개최되었다. 이는 분야별 이어달리기 방식*으로 추진되며, 지난 3월 생명(바이오) 분야를 시작으로 이번이 두 번째이다.

* 바이오(3월)를 시작으로 반도체(5월), 수소(6월), 이차전지(7월), 원자력(8월), 나노·소재(9월), 무인이동체(10월), 디스플레이(11월), 우주(12월) 성과 전시 예정

전시회에서는 ▲ 퓨리오사AI의 「서버용 인공지능 딥러닝 프로세서」, ▲ 경북대 김대현 교수의 「테라헤르츠(THz) 대역 6세대(6G) 이동통신용 반도체 소자 (HEMTs)」, ▲ 한양대 권대웅 교수의 「음의 정전용량 전계효과 트랜지스터와 터널 전계효과 트랜지스터를 활용한 초저전력 신경망 어레이」 등 18개 주요 반도체 연구 성과들을 확인할 수 있으며, ▲ 한국과학기술연구원(KIST)의 「뉴모로픽 프로세서」, ▲ 사피온코리아의 「2,000 테라플롭스(TFLOPS)급 서버 인공지능 딥러닝 프로세서 및 모듈」이 장착된 워크스테이션 등의 5개 분야 시연도 이루어졌다.

과기정통부 이종호 장관은 “반도체 미래기술 민관 협의체를 발족하여 정부와 산업계, 학계, 연구계의 주요 기관이 모두 참여해 상시적이고 지속적인 협력이 가능하도록 연구개발 생태계를 조성할 예정”이라고 강조하며, “정부는 향후 반도체 기술 정책 및 사업 방향에 있어 반도체 미래기술 로드맵에 근거하여 전략적으로 연구개발(R&D)을 추진하겠다”라고 밝혔다. 또한 “앞으로 반도체에 이어 디스플레이·차세대전지 분야도 미래기술 민관 협의체 발족을 빠르게 추진하여, 3대 주력기술에 대한 국가적 역량을 결집할 수 있도록 뒷받침할 것”이라고 밝혔다.

담당 부서	과학기술정보통신부 원천기술과	책임자	과 장	이은주 (044-202-4510)
		담당자	사무관	허 관 (044-202-4548)
			사무관	이상현 (044-202-4541)



구 분	주요 내용	비 고
10:00	○ 반도체 성과 전시회 오픈	
13:30-14:30 (60')	○ 발표회 참석자 등록	
개회식		
14:30-14:35 (5')	○ 개회 선언(2')	사회자
	○ 참석자 소개(3')	사회자
14:35-14:50 (15')	○ 개회사 및 환영사 - 개회사 : 과기정통부 이종호 장관 - 환영사① : 한국연구재단 이사장 - 환영사② : 차세대지능형 반도체 사업단장	
14:50-15:00 (10')	○ 시상 : 2점(반도체 유공 과기정통부 장관 표창) ※ 차세대지능형반도체사업단 이석희 팀장, DGIST 이명재 소장	과기정통부 장관
반도체 미래기술 로드맵		
15:00-15:20 (20')	○ 반도체 미래기술 로드맵 발표	구혁채 차세대지능형반도체사업단장
반도체 미래기술 민관 협의체 협약식		
15:20-15:33 (13')	○ 참석자 소개 및 인사말씀* * 과기정통부 장관, 산업협회, 대한전자공학회, KIST(각 1분씩)	
15:33 ~ 15:40 (7')	○ 협약 체결 및 사진 촬영	
Keynote I		
15:40-16:20 (40')	① [삼성전자] Logic 소자 기술 동향(20')	① 김동원(Fellow)
	② [SK하이닉스] 메모리 기술 동향(20')	② 최익수(부사장)
16:20-16:40 (20')	○ Keynote II 준비 및 휴식시간	기념촬영
Keynote II		
16:40-18:00 (80')	① [사피온 코리아] 대화형 인공지능 서비스에 따른 AI 반도체 기술 동향(20')	① 류수정(대표)
	② [RFHIC] 6G 이동통신을 위한 반도체 기술 동향(20')	② 곽준식(본부장)
	③ [원익 IPS] 원자층 제어 공정 기술 동향(20')	③ 전진성(부사장)
	④ [엠코코리아] 글로벌 반도체 패키지 기술 동향(20')	④ 도원철(Fellow)
18:00-20:00 (120')	○ 폐회 및 석식 ⑤ [IEEE IRDS] '23 IRDS Roadmap overview(20'), 영상	⑤ Rakesh Kumar (IEEE Chair)

□ 전시목록 - 홀 내부

분야	순번	상세내용		
		성과명	참여기관 (총괄책임자)	전시물
차세대 화합물 반도체	1	5층 적층형의 다중 가교 채널 트랜지스터(MBCFETs)	경북대 (김대현)	3인치 웨이퍼
	2	Terahertz 대역용 이동통신용 반도체 소자(HEMTs)	경북대 (김대현)	-
PIM 인공지능 반도체	3	페타플롭스급 성능 기가바이트급 메모리 융합 초고성능 PIM 프로세서	ETRI (한진호)	-
	4	PIM 반도체 설계연구센터	KAIST (유희준)	-
집단·지역 선도 연구센터	5	세계 최초 R2R (Roll-to-Roll) 인쇄 유연 4-bit 프로세서(컴퓨터)	성균관대 (조규진)	-
	6	인공지능 시스템반도체 융합연구센터	충북대 (김형원)	-
소자	7	차세대 대면적 장기 뇌신호 측정 및 정밀 뇌자극 기술	KAIST (이현주)	PCB 패키징 된 초음파 소자 등
	8	딥뉴럴 네트워크 가속을 위한 3단자 로직-메모리 융합 소자 및 아키텍처	KAIST (전상훈)	4인치 웨이퍼
	9	온칩 훈련 가능 전하저장형 시냅스 소자/어레이 및 아키텍처	서울대 (김상범)	6인치 웨이퍼
	10	음의 정전용량 전계효과 트랜지스터 및 터널 전계효과 트랜지스터를 활용한 초 저전력 10x10 SRAM 기반 신경망 어레이	인하대 (권대웅)	6인치 웨이퍼
제조장비	11	차세대 반도체용 친환경 고속 치환형 초임계 세정 장비	테스 (이유영)	-
	12	실시간 유량 제어 가능한 대용량 액상 프리커서 기화 공급장치	지오엘리먼트 (김대현)	-
인공지능 설계	13	IoT다중 인터페이스 기반의 데이터센싱, 엣지컴퓨팅분석 및 데이터공유 지능형 반도체 기술	넥스트칩 (천이우)	SoC 및 검증보드
	14	복합 트랜잭션 처리 가능 서버용 인공지능 딥러닝 프로세서 기술	퓨리오사AI (백준호)	AI반도체 WARBOY 및 PCIe카드
상용 반도체 설계	15	고효율 초저전력 경량 엣지 디바이스용 소자회로 및 SoC	KETI (황태호)	스파이킹 뉴럴 네트워크 가속용 SoC 칩
	16	ANN기반 오차보정과 Pseudo code 인식 홀센서 내장 고정밀 모터 절대위치센서 SoC	세인플렉스 (박금생)	Pseudo code 20bit absolute 자기식 encoder
	17	소아당뇨 및 1형당뇨에서 비침습 기반의 저혈당(Hypoglycemia) 연속감지를 위한 초저전력 SoC	지투이정보통신 (이동훈)	혈당 측정 보드, 인슐린 펌프
	18	불량 예측 SoC 및 오동작 대응 기능 MEMS 소자를 이용한 주행 안전시스템용 지능형 압력측정 모듈	대양전기공업 (이응안)	개발 및 파생 기술 적용한 압력센서 모듈 3종 등

□ 시연목록 - 홀 외부

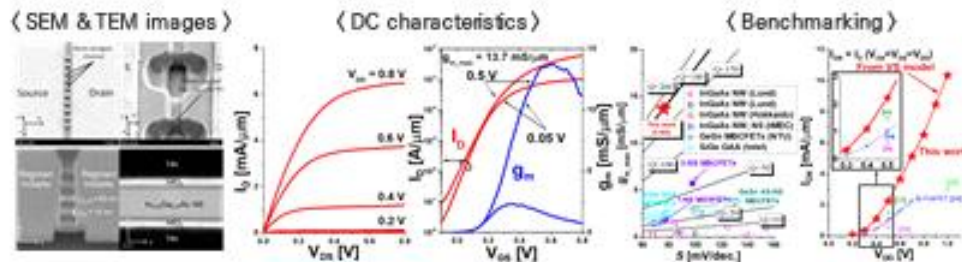
분야	순번	상세내용		
		과제명(참여기관)	참여기관 (총괄책임자)	전시물
소자	1	소뇌 모사 자율이동로봇 보정학습 알고리즘 및 비-폰노이만 구조 프로세서	KIST (김재욱)	뉴로모픽 프로세서, 구동보드
인공지능 설계	2	데이터 중심 서버형 고성능 인공지능 컴퓨팅 플랫폼	사피온코리아 (정무경)	워크스테이션, TV
	3	복합감각 기반 상황예측형 모바일 인공지능 프로세서	텔레칩스 (이장규)	데모용 보드, 전시보드, TV 등
ASIL 기능안전 및 EVITA 보안기술이 강화된 스마트 차량용 시스템 반도체				
90000 DMIPS 이상급 CPU 및 5 TOPS 이상급 NPU 내장 차세대 스마트 차량용 SoC				
상용 반도체 설계	4	8K 120Hz 고화질 AR/VR용 통합 디스플레이 SoC	사피온반도체 (전종구)	BLU Demo Board (option)
제조장비	5	중성자에 의한 반도체 소프트웨어 검출 상용화 장비	큐알티 (김기석)	반도체 소프트웨어 검출 장비, 테스트 보드 및 홀더 1set

5층 적층형의 다중 가교 채널 트랜지스터(MBCFETs)

주관연구개발기관: 경북대학교 / 주관연구개발책임자: 김대현

기술개요 및 내용

- (기술개요) 세계 최초 III-V 화합물반도체를 사용한 5층 적층형 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 다중 가교 채널 트랜지스터 개발
- (기술내용) 우수한 전자 이동도 및 주입 속도 특성을 갖는 화합물 반도체인 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 물질을 사용하여 선택적 재성장 기술을 적용한 세계 최초, 세계 최고 성능의 5층 MBCFET 공정 기술 개발



주요성과

- 세계 최초, 세계 최고 성능의 소자 개발. 반도체 및 전자소자분야 학회인 VLSI 2023에 채택 및 발표 예정

기대효과

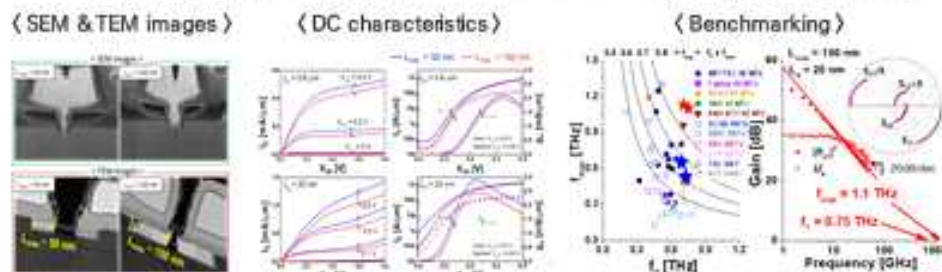
- III-V 화합물 반도체를 활용한 차세대 logic device의 기반이 되는 소자 공정 기술 확보

Terahertz 대역용 이동통신용 반도체 소자(HEMTs)

주관연구개발기관: 경북대학교 / 주관연구개발책임자: 김대현

기술개요 및 내용

- (기술개요) III-V 화합물반도체를 사용하여 고전자 이동도를 갖는 통신용 초고속 반도체 소자 개발
- (기술내용) 전자소자의 주파수 특성을 대표하는 최대 공진주파수(f_{max})와 공진에 기반한 구조적 변수(Q_{side})의 관계를 규명하여, 세계 최고 동작속도($f_T=750\text{GHz}/f_{max}=1.1\text{THz}$) 특성을 가지는 트랜지스터 개발



주요성과

- 반도체 및 전자소자 관련 학술대회인 IEDM 2022에 Best student paper로 선정 및 발표

기대효과

- 차세대 이동통신 시스템 (6G)의 구현을 위한 Terahertz 대역용 전자시스템의 소형화/집적화/고성능화
- 양자 컴퓨팅 시스템의 미세한 양자 신호를 정교하게 식별하는 핵심 반도체 소자 부품으로 활용

페타플롭스급 성능 기가바이트급 메모리 융합 초고성능 PIM 프로세서

주관연구개발기관: 한국전자통신연구원 / 주관연구개발책임자: 한진호

기술개요 및 내용

- (기술개요) 프로세서-메모리 성능 극대화 대용량·고속 메모리 집적 NM-PIM 반도체 개발
- (기술내용) PIM+HBM의 전기적 신축성(SI/PI) 및 인공지능 성능평가 모두 고려한 신호선 및 전력 분배망 해석 방법론을 바탕으로 기존의 2.5D Interposer 기반 반도체 설계뿐만 아니라 3D 구조를 포함한 고성능 인공지능 가속기 설계 모두에 적용 가능

〈초고성능 PIM 프로세서 구조〉 〈초고성능 PIM 프로세서 DIE 구조〉



주요성과

- 거대 인공지능망에 최적화된 고성능 NM-PIM 프로세서 반도체 설계

기대효과

- 고성능의 인공지능 학습 및 추론을 위한 프로세서-메모리 통합형 반도체로 활용

1 / 2

PIM 반도체 설계연구센터

주관연구개발기관: 한국과학기술원 / 주관연구개발책임자: 유희준

기술개요 및 내용

- (기술개요) 반도체 설계연구센터
- (기술내용) Processing-in-memory (PIM) 기술에 특화된 반도체 설계연구센터를 통해 기존의 파편화된 PIM 연구들을 통합하여 효율적, 체계적으로 연구개발을 조율, 지원하고 최첨단 PIM 기술 및 전문 PIM 인력 확보



주요성과

- AI PIM HW/SW 플랫폼 구축

기대효과

- 연산 성능 향상 및 낮은 전력 소모량과 짧은 지연시간을 통해 전력 및 소모량 감소

2 / 2

세계 최초 R2R (Roll-to-Roll) 인쇄 유연 4-bit 프로세서(컴퓨터)

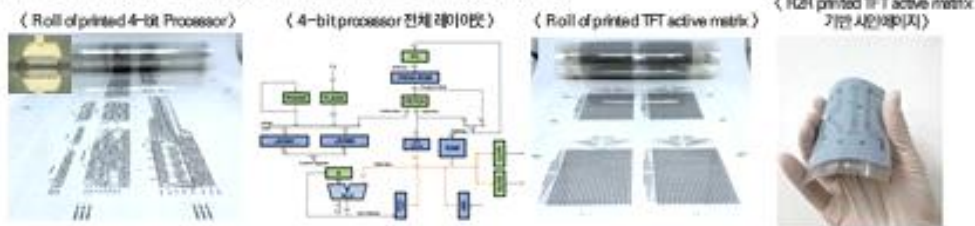
주관연구개발기관: 성균관대학교 / 주관연구개발책임자: 조규진

기술개요 및 내용

- (기술개요) ① R2R 인쇄에 기반한 인쇄 트랜지스터 논리회로 집적화 기술개발을 통하여 인쇄에 최적화된 프로세서 개발
② 인쇄 박막 트랜지스터 및 집적회로 균일성 확보를 통해 R2R 인쇄유연 4-bit 컴퓨터 구현
- (기술내용) ① 세계 유일 R2R 인쇄 탄소나노튜브 기반 n-type 및 p-type 트랜지스터 설계 및 제조 플랫폼 구축
② 세계 유일 R2R 인쇄 파일럿 파운드리 구현

주요성과

- 세계 최초 R2R (Roll-to-Roll) 인쇄 유연 4-bit 프로세서 (컴퓨터) 개발



기대효과

- 세계 최초 R2R 인쇄 전자 파운드리 사업을 시작할 수 있는 센서, 프로세서 융합 NFC 라벨을 활용한 스마트 패키징 사업화

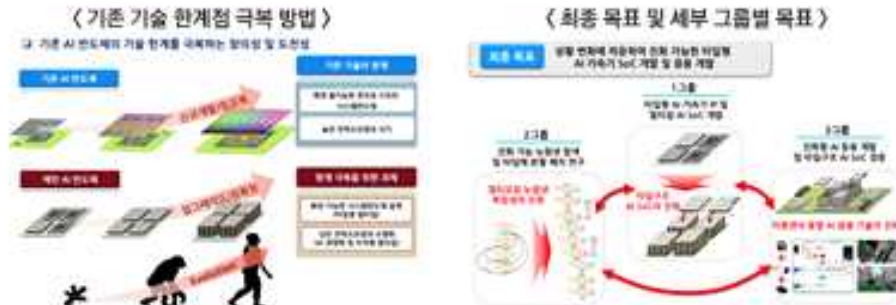
1 / 2

인공지능 시스템반도체 융합연구센터

주관연구개발기관: 충북대학교 / 주관연구개발책임자: 김형원

기술개요 및 내용

- (기술개요) 급증하는 딥러닝 모델의 크기와 구조를 지원하는 진화 가능한 모델 및 멀티칩 AI 가속기 연구
- (기술내용) 그룹1: 타일형 AI 가속기 IP 및 멀티칩 AI SoC 개발
그룹2: 진화 가능 뉴럴넷 탐색 및 타일에 분할 배치 연구
그룹3: 진화형 AI 응용 개발 및 타일구조 AI SoC 검증



기대효과

- 본 연구의 진화가능한 멀티칩 AI 가속기 SoC기술은 진화하는 다양한 AI응용을 저전력 고속으로 지원 가능하여 국내의 AI 시스템반도체 기술로 수임대체 및 향후 세계 시장 점유 가능

1 / 2

차세대 대면적 장기 뇌신호 측정 및 정밀 뇌자극 기술

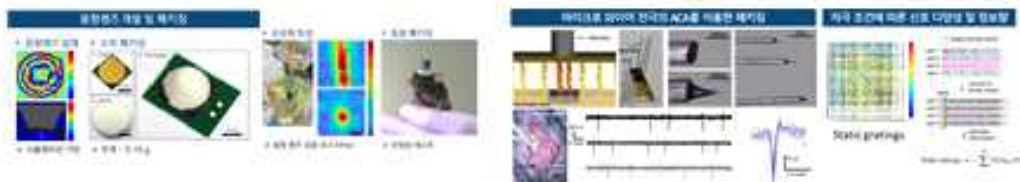
주관연구개발기관: 한국과학기술원 / 주관연구개발책임자: 이현주

기술개요 및 내용

- (기술개요) 장기간 측정을 통해 인간의 뇌 회로를 규명하기 위해서는 손상이 없는 뇌 영역을 자유자재로 자극할 수 있는 초고정밀 뇌자극 기술 개발
- (기술내용) 뇌의 국소부위를 sub-mm 수준으로 정밀하게 자극할 수 있는 비침습 초고정밀 뇌자극 시스템 개발

주요성과

- ① MEMS 초음파 변환자 소자 및 초음파의 뇌 심부 침투를 위한 음향렌즈와의 패키지 제작
- ② 무선 초음파 소자 구동용 고효율 고전압 회로 개발을 통한 초소형 자극 시스템 구현



기대효과

- 소형화, 저전력화, 무선화를 통한 소동물에 대한 낮은 제약 환경에서의 장기간 동물 행동실험 및 측정용 시스템으로 활용
- 미래핵심기술로 손꼽히고 있는 뇌/의공학 분야에서 국내외 특허 선점 및 원천기술 확보

1 / 3

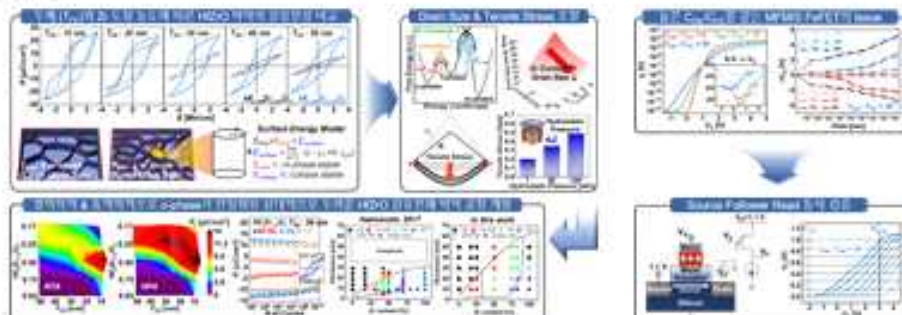
딥뉴럴 네트워크 가속을 위한 3단자 로직-메모리 융합 소자 및 아키텍처

주관연구개발기관: 한국과학기술원 / 주관연구개발책임자: 전상훈

기술개요 및 내용

- (기술개요) 딥뉴럴 네트워크 가속을 위한 3단자 로직-메모리 융합 소자 및 아키텍처 개발
- (기술내용) 비 휘발성 뉴럴 네트워크 하드웨어 가속기를 위한 저항 변화, 감유전체, 전하 저장 (플래시) 등 3가지 과학적 원리 및 이를 혼용하는 소자 연구와 이와 관련한 소재 탐색, 공정 개발, 구조, 아레이 연구 및 아키텍처 검증

주요성과



기대효과

- 메모리 소자 산업 원천기술 확보를 통해 국내 반도체 산업의 국제 경쟁력 제고에 일조

2 / 3

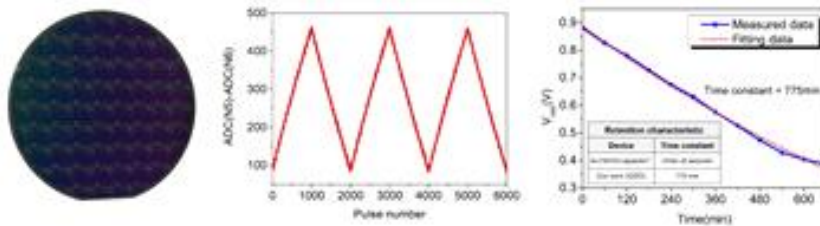
온칩 훈련 가능 전하 저장형 시냅스 소자/어레이 및 아키텍처

주관연구개발기관: 서울대학교 / 주관연구개발책임자: 김상범

기술개요 및 내용

- (기술개요) 세계 최초 III-V 화합물반도체를 사용한 5층 적층형 $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ 다중 가교 채널 트랜지스터 개발
- (기술내용) ① InGaZnO 산화물 박막 트랜지스터와 커패시터 기반의 전하 저장형 시냅스 개발
② FEOL 실리콘 플레시 기반의 전하 저장 시냅스 소자 개발

주요성과



- 세계 최초, 세계 최고 성능의 소자 개발. 반도체 및 전자소자분야 학회인 VLSI 2023에 채택 및 발표 예정

기대효과

- 본 과제를 통한 구현 가능성 시연 후 빠른 사업화 가능 예상

1 / 2

음의 정전용량 전계효과 트랜지스터 및 터널 전계효과 트랜지스터를 활용한 초 저전력 10x10 SRAM 기반 신경망 어레이

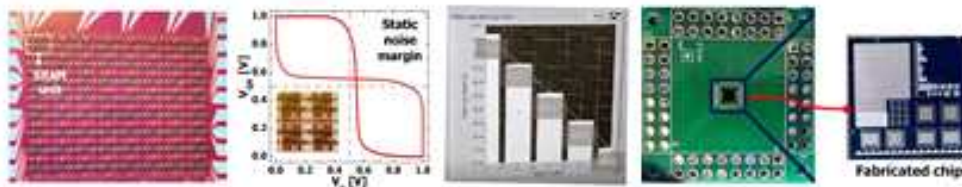
주관연구개발기관: 인하대학교 / 주관연구개발책임자: 권대웅

기술개요 및 내용

- (기술개요) 자전압 신소자 NC-FinFET/NC-TFET SRAM 신경망 어레이 개발
- (기술내용) 저전력 NC-FinFET/NC-TFET SRAM array 개발, NC-FinFET/TFET SRAM array 에너지 고효율 저해상도 자가학습 신경망 시스템 개발 및 온 칩 학습 알고리즘 개발

주요성과

- NC-FinFET SRAM array 제작 및 MAC 연산검증, NC-FinFET SRAM array 저 해상도 신경망 시스템 구축



기대효과

- 차세대 저전력 시스템 반도체 신소자 개발, 기존 폰 노이만 기반 컴퓨팅 시스템을 효과적으로 대체, 다양한 이종기술 융합을 통한 융합 분야 핵심 기반 기술 활용가능성

2 / 2

차세대 반도체용 친환경 고속 치환형 초임계 세정 장비

주관연구개발기관: ㈜테스 / 주관연구개발책임자: 이유영

기술개요 및 내용

- (기술개요) 차세대 반도체 제조를 위한 고속 치환형 초임계 세정 장비 개발
- (기술내용) IPA 치환 성능 고속화 시스템 개발, 화학 방출 최적화 시스템 개발, 급속 가압/감압 시스템 개발

주요성과

- 20 MPa급 초임계 시스템 구축
 - ① 마모 저감형 구동부 및 Seal 설계, ② 급속 가압 내부 상변화 제어 시스템 도입, ③ 고압 진동 흡수 장비 내장
 - ④ Flow Control System (Swirl, Laminar Flow), ⑤ 고압 내부 모니터링 기술 확보



Aspect Ratio
1:3
1:6
1:9
1:12
1:15

기대효과

- 첨단 초임계 장비의 개발로 해외 의존도를 낮추고, 국내 기술 자립도 증대
- 200 bar 이상의 고압 & 크린 설계 기술, 반도체용 고압챔버 제조 기술, 특수 용접 및 가공 기술 확보

100 11

실시간 유량 제어 가능한 대용량 액상 프리커서 기화 공급장치

주관연구개발기관: ㈜지오엘리먼트 / 주관연구개발책임자: 김대현

기술개요 및 내용

- (기술개요) 세계 최초 III-V 화합물반도체를 사용한 5층 적층형 $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ 다중 가교 채널 트랜지스터 개발
- (기술내용) 반도체/디스플레이 증착 공정을 위한 액체 전구체용 대유량/정밀 기화 공급 장치와 관련 요소기술의 국산화
- (기술내용) ① CVD/ALD 공정용 고온용 부품 개발, Auto refill system 적용용 150°C 대응 Level sensor 개발
 - ② 100~150°C 대응 실시간 유량 측정 및 제어 시스템 개발, 100~150°C 대응 모듈화 Delivery system 개발
 - ③ Flow 시뮬레이션, 개발 모듈화 Delivery system의 증착공정 검증

주요성과

- 150°C 대응 모듈화 Delivery system 개발
 - ① 사용 유량 : > 800 sccm (TEOS), ② 고온(150°C) MFC 개발,
 - ③ 고온(150°C) LEVEL SENSOR 개발
 - ④ 전구체 미송 캐니스터 및 히터부품 최적화, ⑤ 일본산 대체 가능 기화모듈 확보



기대효과

- 고온용 MFC, Auto refill system을 위한 Level sensor, 정밀온도 제어 시스템 등의 기술을 개발하여 대유량 전구체 공급장치의 국산화 성공

100 12

IoT 다중 인터페이스 기반의 데이터센싱, 엣지컴퓨팅 분석 및 데이터공유 지능형 반도체 기술

주관연구개발기관: 넥스트칩 / 주관연구개발책임자: 천아우

기술개요 및 내용

- (기술개요) 엣지 인공지능 프로세서 플랫폼 기술 개발
- (기술내용) ① 엣지 디바이스에서 초전력, 고성능 인공지능 처리를 위한 핵심 IP 통합
② 개방형 SoC 플랫폼/반도체와 엣지/클라우드 간 협력 학습 플랫폼 개발

주요성과



기대효과

- 다양한 엣지 응용분야 활용 가능한 국산 NPU 3종을 탑재한 인공지능 SoC 개발
- IoT 기반 엣지컴퓨팅 최적화된 통합 솔루션 및 상용화

1 / 2

복합 트랜잭션 처리 가능 서버용 인공지능 딥러닝 프로세서 기술

주관연구개발기관: 퓨리오사에이아이 / 주관연구개발책임자: 백준호

기술개요 및 내용

- (기술개요) 복합 트랜잭션 딥러닝 연산을 위한 특화성(Specialty) 및 유연성(Flexibility)을 지닌 인공지능 프로세서 코어 및 복함모델 지원 컴파일러 및 운영 소프트웨어 개발
- (기술내용) 인공지능 서비스를 빠른 응답시간과 높은 정확도로 처리 할 수 있도록 다수, 다종의 뉴럴넷을 동시 처리 가능한 딥러닝 추론 서버 시스템 개발

주요성과

- MLPerf v2.0 결과 기반으로 NVIDIA 제품과 성능 비교



기대효과

- AI 기반 교육 서비스 구축 : 말해보카 X 카카오톡엔터프라이즈 X 퓨리오사

1 / 2

고효율 초저전력 경량 엣지 디바이스용 소자회로 및 SoC

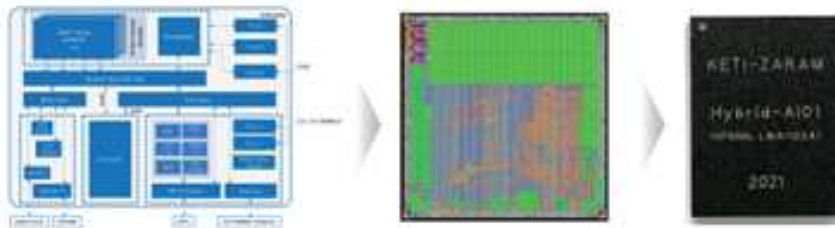
주관연구개발기관: 한국전자기술연구원 / 주관연구개발책임자: 황태호

기술개요 및 내용

- (기술개요) 생체모방형 지능형반도체 기반 On-line, On-chip 실시간 학습 가능한 경량 엣지 SoC 반도체 기술 개발
- (기술내용) 차세대 인공지능 서비스를 위해 뉴로모픽 알고리즘 기반 저전력 지능형 하드웨어 엔진 개발 및 새로운 컴퓨팅 모델과 협업이 가능한 SoC를 개발하여, 인공지능 관련 2종 이상의 응용에 적용하고 성능과 기능, 타당성을 검증

주요성과

- RISC-V 기반 SoC 구조 개발 및 28 nm CMOS 공정으로 칩 제작



기대효과

- 저전력 MCU 및 SoC 기술 확보를 통한 국내 기업의 개발비 절감 및 경쟁력 확보
- 엣지 디바이스로부터 수집된 사용자의 생활 모니터링 정보를 통해 사용자의 질병 및 사고 예방

111 12

ANN기반 오차보정과 Pseudo code 인식 홀센서 내장 고정밀 모터 절대위치 센서 SoC

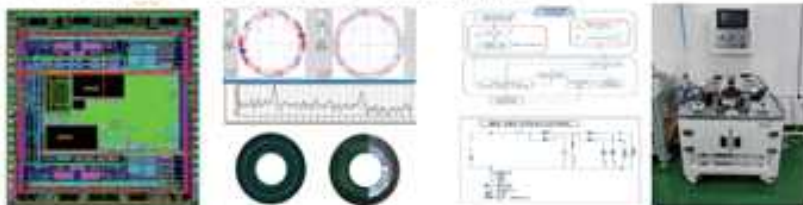
주관연구개발기관: 세인플렉스 / 주관연구개발책임자: 한창수

기술개요 및 내용

- (기술개요) Pseudo code를 이용한 절대위치를 인식할 수 있는 SoC 개발 및 ANN 기반의 오차보정 기술을 적용한 고정밀 모터 절대위치 센서 개발
- (기술내용) 내환경성이 우수하고 절대위치를 고분해능으로 인식가능한 홀센서 어레이를 내장한 SoC를 개발하고, 중공형 멀티턴 절대위치센서 기술을 개발/적용하여, 고정밀 로봇 제어 시장 경쟁력 제고(소형화, 저가격화)를 위한 SoC 칩 제공

주요성과

- Pseudo code 인식 센서 IC 개발 및 고정밀 엔코더를 위한 착자기술



기대효과

- 위치센서의 국산화를 통한 수입 의존률 감소

111 13

소아당뇨 및 1형 당뇨병에서 비침습 기반의 저혈당(Hypoglycemia) 연속감지를 위한 초저전력 SoC

주관연구개발기관: 지투이정보기술 / 주관연구개발책임자: 이동훈

기술개요 및 내용

- (기술개요) 글루코스 센서가 내제된 스마트 콘택트렌즈 개발 및 혈액 내 지속적인 혈당 측정이 가능한 SoC 개발
- (기술내용) 혈당 센서를 기반으로 이를 측정하고, 분석하여, 결과를 도출하기 위한 초 저전력 SoC를 개발하고, 이 SoC로부터 도출된 데이터를 기반으로 인슐린 주입장치와 연동하여 인슐린 주입량을 조절하고 모바일 장치를 통해 플랫폼 서버로 데이터를 보내 이를 시각화 하는 시스템

주요성과

- 글루코스 감지용 스마트 콘택트렌즈 시스템 개발 및 IoT 기술이 적용된 초정밀 인슐린 주입장치 개발



기대효과

- 상시 모니터링과 혈당 조절기능을 통한 환자의 삶의 질 향상
- 간편한 측정과 높은 휴대성으로 만성질환 환자들의 사용 확대

100 17

불량 예측 SoC 및 오동작 대응 기능 MEMS 소자를 이용한 주행안전시스템용 지능형 입력측정 모듈

주관연구개발기관: 대양전기공업 / 주관연구개발책임자: 이용안

기술개요 및 내용

- (기술개요) 고전압 환경용 센서 소자 개발 및 Fail Safety 기능의 입력센서 모듈 개발
- (기술내용) 전기차 내부의 고전압 환경 및 고속 충격을 위한 보다 높은 전압에서도 안정적으로 사용이 가능하며, 자율 주행 적용을 위해 불량률 zero 접근을 위한 기능안전 대체 기능을 갖는 반도체 소자 및 SoC를 개발하여 시장에 공격적 진입 할 수 있는 입력센서 모듈을 상품화 및 사업화

주요성과

- Fail Safety Pressure Sensor Module 및 Auto Assembly M/C



기대효과

- 기술 국산화를 통해 국내 자동차 산업 경쟁력 향상

100 18

소뇌 모사 자율이동로봇 보정학습 알고리즘 및 비-폰노이만 구조 프로세서

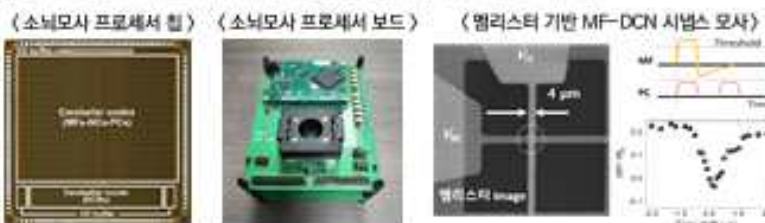
주관연구개발기관: 한국과학기술연구원 / 주관연구개발책임자: 김재욱

기술개요 및 내용

- (기술개요) 소뇌 모사 알고리즘 및 비-폰노이만 구조 프로세서 기술 개발
- (기술내용) 소뇌 모사 알고리즘 및 시뮬레이터 개발, 소뇌 구조 특화 네트워크 연결성 모델 구축 기법, 저전력 뉴로모픽 신소자 제작 및 구동 회로 설계

주요성과

- 비-폰노이만 구조 소뇌 모사 프로세서 제작, 소뇌 뉴런 및 시냅스 모사 신소자 개발



기대효과

- 자율주행 실시간 지도학습 실용성 검증 및 기술이전 타진, 로봇 및 자동화기기 분야 확장 적용

1 / 1 34

데이터 중심 서버형 고성능 인공지능 컴퓨팅 플랫폼

주관연구개발기관: 사피온코리아 / 주관연구개발책임자: 서웅

기술개요 및 내용

- (기술개요) 데이터 중심 서버형 고성능 인공지능 컴퓨팅 플랫폼 개발
- (기술내용) 분산 컴퓨팅 및 다중 인공지능 응용 동작이 가능한 인공지능 프로세서 기반 4PLFOPS 급 데이터 중심 서버형 고성능 인공지능 컴퓨팅 플랫폼 개발

주요성과



기대효과

- 서버형 인공지능 프로세서 핵심기술 확보 및 기존 GPU대비 데이터센터에서의 대규모 AI추론 성능 극대화

1 / 1 35

복합감각 기반 상황예측형 모바일 인공지능 프로세서

주관연구개발기관: 텔레칩스 / 주관연구개발책임자: 이장규

기술개요 및 내용

- (기술개요) 복합감각 기반 상황예측형 모바일 인공지능 프로세서 및 SW
- (기술내용) ① 고정확도 상황인식 가속 IP용 신경망 가속기(HW), 신경망 상황인식(객체인식, 얼굴인식 등) 알고리즘(SW)
② 핵심 컴포넌트 인식/추적을 위한 알고리즘(SW), 3차원 인식을 위한 딥러닝 알고리즘(SW)
③ 신경망 가속기 지원 SW 개발환경: 컴파일러, 라이브러리, 양자화를, 드라이버 시뮬레이터 등(SW)

주요성과

- ① 인공지능 프로세서 1차 시제품 제작 완료
- ② ISP 탑재하여 시스템 평가 개선을 통한 제품 경쟁력 강화
- ③ NPU 평가 Tool 개발을 통한 개발 효율 향상



기대효과

- 딥러닝 기반의 인공지능 프로세서 개발을 통해 복합감각 기반의 상황예측에 필요한 시장 진입

1 / 1

ASIL 기능안전 및 EVITA 보안기술이 강화된 스마트 차량용 시스템 반도체

주관연구개발기관: 가온칩스 / 주관연구개발책임자: 이상배

기술개요 및 내용

- (기술개요) ASIL-B 기능안전 대응 및 EVITA Full compliant 지원 HSM 개발
- (기술내용) 자동차 전장화가 진행될수록 늘어나는 데이터 처리 능력을 위한 통신용 칩셋의 고사양화 진행 및 스마트화에 따른 강화된 사이버 보안 기능 개발

주요성과

- 기능안전 적용 및 2차 시제품 제작 및 검증



기대효과

- 기능안전 표준 구현 기술 확보를 통한 고객사의 기능안전 수준 향상
- 해외 대형 반도체 제조사들이 독점하고 있는 차량용 통신칩 시장의 수입대체 효과 기대

1 / 1

90000 DMIPS 이상급 CPU 및 5 TOPS 이상급 NPU 내장 차세대 스마트 차량용 SoC

주관연구개발기관: 가온칩스 / 주관연구개발책임자: 이상배

기술개요 및 내용

- (기술개요) Multi-Display & Camera 동시 처리를 위한 고성능 AP 및 엣지 Device의 NPU 탑재 기술 개발
- (기술내용) 90,000 DMIPS 이상급 CPU 및 다채널 디스플레이 동시 구동 가능한 고대역폭 메모리 서브-시스템 기술과 물리계층 보안 기술 개발(IDS, NES)

주요성과

- 90000 DMIPS 및 5 TOPS 이상 차세대 스마트 차량용 SoC
- 최대 12채널의 카메라 입력 인터페이스 개발
- 스마트 자동차용 SoC의 해킹 감지 및 차단을 수행하는 물리 계층 보안 기술 및 관련 표준 개발



기대효과

- ADAS 보급을 통한 사고율 감소
- 강화된 보안 레벨로 데이터 안정성 확보

100 21

8K 120Hz 고화질 AR/VR용 통합 디스플레이 SoC

주관연구개발기관: 사피엔반도체 / 주관연구개발책임자: 전종구

기술개요 및 내용

- (기술개요) AR/VR 용 4K/8K Display를 지원하기 위한 구동 IC 개발
- (기술내용) AR/VR용 디스플레이가 박막화, 경량화, 저전력화가 요구됨에 따라 고성능 디스플레이 구동을 위한 통합 SoC 개발, 마이크로 LED 디스플레이 대응을 위한 고성능/저전력/경량 IP 개발

주요성과

- 4K/8K 해상도 지원 가능한 디스플레이 구동 칩 및 구동환경 개발



기대효과

- 고화질 디스플레이 구동 IP 확보를 통한 AR/VR 개인용 기기 및 가전 기기 상용화 기여

100 33

중성자에 의한 반도체 소프트웨어 검출 상용화 장비

주관연구개발기관: ㈜큐알티 / 주관연구개발책임자: 김기석

기술개요 및 내용

- (기술개요) 국제 표준 충족 및 반도체 개발 경쟁력 확보를 위한 소프트웨어 인증 평가/ 사전 검증/ 재현 분석 장비 개발
- (기술내용) ① 다품종 반도체의 다양한 전기적 동작 조건과 매개 변수를 조정 가능
 - ② 국제 표준 선량을 고려하여 방사선에 의한 반도체 소자의 소프트웨어를 정량적 평가 가능
 - ③ 반도체 칩 내부 기능 블록 단위의 소프트웨어 특성 및 상호 간섭 영향 확인을 통해 소프트웨어 취약 위치, 깊이 및 에너지 분석 가능

주요성과



기대효과

- 양성자 빔을 이용한 정량적인 소프트웨어 평가 장비를 개발하여 현재 해외 중성자 가속기 활용 TAT 50% 이상 단축 가능